

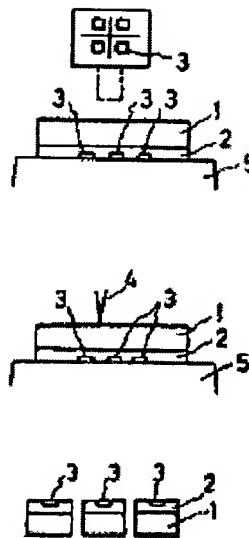
CUTTING METHOD OF SEMICONDUCTOR CHIP

Patent number: JP55151351
Publication date: 1980-11-25
Inventor: MAEYAMA IDEO
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- International: H01L21/78
- european:
Application number: JP19790061079 19790516
Priority number(s):

Abstract of JP55151351

PURPOSE: To efficiently cut a semiconductor chip using a sapphire substrate by irradiating a laser light from the back surface side of a sapphire substrate to scribe it.

CONSTITUTION: A sapphire substrate 1 formed with a plurality of semiconductor elements 3 is so placed on the stage 5 of a laser scribe with the front surface side of the substrate 1 downside. Then, the transparent property of the sapphire substrate 1 is utilized to meet the array of the elements 3 formed with the movement of the stage 5, laser light 4 is irradiated from the back surface of the substrate 1 to scribe it, and the semiconductor chips are divided. Thus, laser light is irradiated to the rough back surface of the substrate by effectively melting the irradiated portion without transmitting the substrate to easily work the cutting line of the substrate.



Data supplied from the **esp@cenet** database - Worldwide

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭55—151351

⑬ Int. Cl.³
H 01 L 21/78

識別記号

庁内整理番号
7131—5F

⑭ 公開 昭和55年(1980)11月25日

発明の数 1
審査請求 未請求

(全 3 頁)

⑮ 半導体チップの切断方法

機株式会社北伊丹製作所内

⑯ 特 願 昭54—61079

⑰ 出 願 人 三菱電機株式会社

⑱ 出 願 昭54(1979)5月16日

東京都千代田区丸の内2丁目2
番3号

⑲ 発 明 者 前山出男

⑳ 代 理 人 弁理士 葛野信一 外1名

伊丹市瑞原4丁目1番地三菱電

明 細 書

1. 発明の名称

半導体チップの切断方法

2. 特許請求の範囲

サファイヤ基板の表側主面にシリコンを気相成長させ、かつこの気相成長層に複数の半導体素子を形成させたのち、各半導体素子を個々のチップに分割する切断方法であつて、前記複数の半導体素子を形成させたサファイヤ基板を裏返しにし、この基板裏面側からレーザースクライブを利用して、素子配列に従い切断することを特徴とする半導体チップの切断方法。

3. 発明の詳細な説明

この発明は半導体チップの切断方法、特にサファイヤ基板を用いた半導体チップの切断方法に関するものである。

半導体チップとしては、従来からシリコン半導体基板を用いたものが広く実施されており、このシリコン半導体基板上に形成された複数の半導体素子を個々のチップに分割する切断方法には、基

板表面側からダイヤモンドスクライバ、ダイヤモンドソー、レーザースクライブにより、素子配列に合わせて切断するようにしていた。

こゝで最近、サファイヤ基板の表側主面にシリコンを気相成長させ、この気相成長層に複数の半導体素子を形成して半導体装置（以下SOSと称する）を得る手段が開発されている。このSOSは集積回路に適用されて、素子間分離を完全にし得ること、回路の応答速度がシリコン基板のものに比較して速いなどの利点を有している。しかし一方、このSOSを個々のチップに分離するためには、サファイヤ基板の硬度がダイヤモンドのそれに近いことから、ダイヤモンドスクライバ、ダイヤモンドソーを利用しても、ダイヤモンドの消耗が甚しくて完全な切断ができない憾みがあつた。そしてまたレーザースクライブは、レーザ光線を基板にあてることで、その部分を高温（1000℃以上）で溶かして切れ目を入れ、この切れ目から個々のチップに分割するものであり、基板の硬度に左右されずに切断できるのであるが、

これをSOSに適用すると、サファイヤ基板の裏側主面が鏡面に仕上げられていて、しかも透明であるために、レーザー光線を透過してしまつて溶解されない部分が生じ、完全な形状のチップを収率よく切断できないものであつた。

この発明は従来のこのような実情に鑑み、レーザースクライバによりサファイヤ基板を用いた半導体チップを効率よく切断するための方法を提供するものである。

以下この発明方法の一実施例につき、従来例と併せて詳細に説明する。

添付図面中、第1図ないし第5図は従来例、また第6図ないし第10図はこの発明による実施例を各々に示している。

まず従来例では、第1図にみられるようにサファイヤ基板(1)を用意し、この基板(1)の裏側主面に、第2図のとおり、 SiH_4 、 $SiCl_4$ などの熱分解でシリコン単結晶層(以下Si層と称する)(2)を成長させる。ついで第3図のようにこのSi層(2)上に公知技術で複数の半導体素子(3)を形成させたのち、

(3)

体チップに分割切断するのである。

このように複数の半導体素子(3)を形成させたサファイヤ基板(1)に対して、この発明では、従来のように基板(1)の表面側からでなく、裏面側からレーザー光線(4)を照射して分割切断するのである。すなわち、従来のように基板表面側からレーザー光線(4)を照射したのでは、前記したように表面が鏡面仕上げされていて、かつ透明であることから、切断のためのレーザー光線(4)が基板(1)を透過してしまうのであるが、この実施例のように基板裏面側からレーザー光線(4)を照射すると、サファイヤ基板(1)の裏面がかなり荒れているために、照射されるレーザー光線(4)は、その裏板裏面の凹凸により乱反射されて透過せず、そのときのレーザーエネルギーにより照射部分が高温に溶解されることとなり、分割に必要な切れ目加工を容易に行なえるのであり、併せて切断位置の確認には、逆にサファイヤ基板(1)の透明な性質が有効となつて、素子配列を裏面側から充分に見分け得るのである。

以上詳述したようにこの発明方法によるときは、

(5)

第4図に示したように、各半導体素子(3)毎に分割する。この分割のために従来は、第5図にみられるとおり、形成された素子配列に従つて、その素子側、つまり基板表面側からレーザー光線(4)を照射して切断するのであるが、前記したようにこの切断手段では、レーザー光線(4)がサファイヤ基板(1)を透過してしまつて、照射部分が充分に溶解されず、不完全なチップとなつてその収率が低くなるものであつた。

このような従来例に対してこの発明では、第6図に示したように、前記第1図ないし第3図のようにして、複数の半導体素子(3)を形成させたサファイヤ基板(1)を、第7図に示したように、レーザースクライバのステージ(5)上に、基板表面側を下に、従つて基板裏面側を上にして載置させ、第8図および第9図に示すように、サファイヤ基板(1)の透明な性質を利用して、形成されている各半導体素子(3)の配列にステージ(5)の動きを合わせ、この基板裏面側からレーザー光線(4)を照射してスクライプし、第10図にみられるように個々の半導

(4)

体表面側の気相成長層に複数の半導体素子を形成させたサファイヤ基板の分割に際して、これを基板裏面側からのレーザー光線照射により、素子配列に従つて切断するようにしたから、常に照射部でのレーザーエネルギーによる熔融を完全に実施し得て、所期通りの切断を容易に行なうことができ、収率よく半導体チップを得られるものである。

4. 図面の簡単な説明

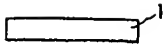
第1図ないし第5図は従来例によるサファイヤ基板を用いた半導体チップの製造過程とその切断方法とを示す各々断面図、第6図ないし第10図はこの発明に係わる切断方法を工程順に示す各々断面図である。

(1)・・・サファイヤ基板、(2)・・・気相成長層、(3)・・・半導体素子、(4)・・・レーザー光線、(5)・・・レーザースクライバのステージ。

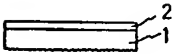
代理人 葛 野 信 一(外1名)

(6)

第1図



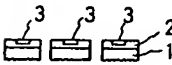
第2図



第3図



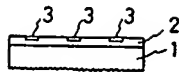
第4図



第5図



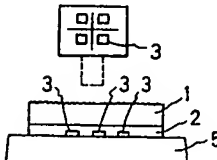
第6図



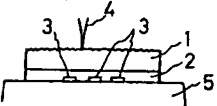
第7図



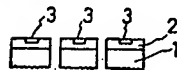
第8図



第9図



第10図



手続補正書(自発)

昭和54年9月20日通

特許庁長官殿

1. 事件の表示 特願昭 54-61079号

2. 発明の名称
半導体チップの切断方法

3. 補正をする者

事件との関係
住所
名称(601)

特許出願人
東京都千代田区丸の内二丁目2番3号
三菱電機株式会社
代表者 進 藤 貞 和

4. 代理人
住所
氏名(6699)

東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
弁理士 葛 野 信 一

(通関) 特許 54.9.20 出願 54.9.20 特許部

(1)

5. 補正の対象

明細書の発明の詳細な説明の欄

6. 補正の内容

(1) 明細書第5頁第13行目の「裏板裏面」を
「基板裏面」と補正する。

以 上